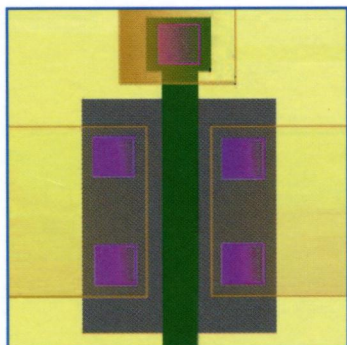


радиоэлектроники

Б.П. Вонг, А. Миттал,
Ю. Цао, Г. Старр

Нано-КМОП-схемы
и проектирование
на физическом уровне



ТЕХНОСФЕРА

*Издание осуществлено при поддержке
ООО «ТехноСтарт»*

УДК 621.3.049.77

ББК 32.844.1

В73

В73 Вонг Б.П., Миттал А., Цао Ю., Старр Г.

Нано-КМОП-схемы и проектирование на физическом уровне

Москва: Техносфера, 2014. – 432 с., ISBN 978-5-94836-377-6

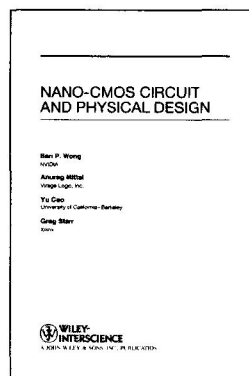
Книга содержит весьма актуальные сведения по особенностям современных технологий СБИС, уровня 130-90 нм, которые необходимо знать и учитывать при проектировании. Эти сведения изложены в первом разделе (главы 1–3). Во втором разделе (главы 4–9) описаны соответствующие приемы проектирования на физическом уровне для схем смешанного сигнала и аналоговых компонентов, схем памяти, методов снижения потребляемой мощности, схем ввода/вывода и защиты от электростатического разряда, целостности сигнала с учетом длинных межсоединений. В третьем разделе (главы 10–11) рассмотрены приемы проектирования, обеспечивающие повышение выхода годных и учет вариаций технологического процесса.

Следует заметить, что до появления этой книги системного и собранного в одну книгу пособия для разработчиков современных СБИС на транзисторном уровне просто не было. Книга будет весьма полезна не только конструкторам, но и инженерам-технологам, осуществляющим разработку новых технологий и соответствующих правил проектирования.

УДК 621.3.049.77

ББК 32.844.1

Все права защищены. Авторизованный перевод английского издания «Джон Вайли энд Санс Лимитед». ЗАО РИЦ «ТЕХНОСФЕРА» несет полную ответственность за правильность перевода. «Джон Вайли энд Санс Лимитед» освобождается от этой ответственности. Ни одна часть книги не может быть воспроизведена в какой-либо форме без письменного разрешения правообладателя оригинала «Джон Вайли энд Санс Лимитед».



© 2005 by John Wiley & Sons, Inc. All rights reserved.

© 2014, ЗАО «РИЦ «ТЕХНОСФЕРА», перевод на русский язык,
оригинал-макет, оформление

ISBN 978-5-94836-377-6

ISBN 978-0-471-46610-9 (англ.)

Содержание

Предисловие редактора перевода	10
Литература к предисловию редактора перевода	12
Предисловие	14
Вступление	16
Благодарности	19
Глава 1. Проблемы масштабирования КМОП-схем в нанодиапазоне и их последствия	20
1.1. Методология проектирования в эру КМОП-схем нанодиапазона.....	20
1.2. Инновации, необходимые для продолжения масштабирования характеристик.....	22
1.3. Обзор проблем суб-100-нм масштабирования и субдлинноволновой оптической литографии.....	26
1.3.1. Проблемы заключительного этапа технологического процесса изготовления ИС (BEOL) (металлизации).....	26
1.3.2. Проблемы начального этапа технологического маршрута (FEOL) изготовления транзисторов.....	32
1.4. Управление технологическим процессом и надежность.....	36
1.5. Проблемы литографии и взрывное увеличение объема данных для изготовления фотошаблонов.....	37
1.6. Новое поколение разработчиков схем и проектировщиков на физическом уровне.....	38
1.7. Проблемы моделирования.....	39
1.8. Необходимость внесения изменений в методологию проектирования.....	42
1.9. Заключение.....	44
Литература.....	44
Глава 2. КМОП-приборы и технологический процесс их изготовления	47
2.1. Требования к оборудованию начального (транзисторного) этапа технологического маршрута.....	47
2.1.1. Технические предпосылки.....	47
2.1.2. Масштабирование подзатворного диэлектрика.....	50
2.1.3. Технология создания напряженных структур.....	56
2.1.4. Технология быстрой термической обработки.....	58
2.2. Проблемы масштабирования КМОП-приборов на начальной (FEOL) стадии технологического процесса.....	66
2.2.1. Проблемы масштабирования КМОП-структур.....	66
2.2.2. Модель квантовых эффектов.....	69
2.2.3. Эффекты обеднения поликремниевого затвора.....	71
2.2.4. Металлические электроды затворов.....	73
2.2.5. Утечка прямого туннелирования.....	75
2.2.6. Паразитная емкость.....	78
2.2.7. Вопросы надежности.....	82
2.3. Заключительная стадия технологического процесса.....	85
2.3.1. Масштабирование межсоединений.....	86
2.3.2. Технология медной металлизации.....	88
2.3.3. Проблемы диэлектриков с низким значением относительной диэлектрической постоянной.....	91



2.3.4. Будущее технологии глобальных межсоединений	93
Литература	93
Глава 3. Теория и практические вопросы субдлинноволновой оптической литографии	100
3.1. Введение и элементарная теория формирования изображения	100
3.2. Вызовы для 100-нм узла	103
3.2.1. Коэффициент k для 100-нм уровня технологии	103
3.2.2. Важнейшие вариации технологического процесса	105
3.2.3. Влияние технологии формирования рисунка с малым k на чувствительность технологического процесса	110
3.2.4. Формирование изображения высокого разрешения с малым k и влияние на глубину резкости	110
3.2.5. Технология формирования рисунка с малым k и допуск экспонирования	111
3.2.6. Влияние технологии с малым k на величину коэффициента увеличения ошибки шаблона	112
3.2.7. Формирование рисунка с помощью технологии с малым k и чувствительность к абберациям	114
3.2.8. Формирование рисунка с помощью технологии с малым k и разброс минимального размера элемента как функция шага	115
3.2.9. Формирование изображения с помощью технологии малого k и радиус закругления углов	117
3.3. Способы увеличения разрешающей способности: физические основы	120
3.3.1. Специальные конфигурации рисунка освещения	121
3.3.2. Коррекция эффектов оптической близости	123
3.3.3. Вспомогательные элементы субмикронного размера (улучшающие качество формы элементов топологии)	130
3.3.4. Фазосдвигающие шаблоны с чередующимся фазовым сдвигом	132
3.4. Влияние стиля физического проектирования топологии на сложность используемых способов усиления разрешающей способности и коррекции эффектов оптической близости	137
3.4.1. Специальные условия освещения	138
3.4.2. Двумерные топологии	141
3.4.3. Фазосдвигающие шаблоны с чередующимися значениями фазы (APSM)	146
3.4.4. Стоимость фотошаблона	150
3.5. Что впереди: технологии литографии будущего	153
3.5.1. Эволюционный путь развития: 157-нм литография	154
3.5.2. Эволюция продолжается: иммерсионная литография	156
3.5.3. Квантовый скачок: литография в экстремальном ультрафиолете (EUV — Extreme UltraViolet)	158
3.5.4. Пучковая литография	160
3.5.5. Оборудование прямой записи изображений с помощью электронного пучка	160
Литература	164
Глава 4. Проектирование схем смешанного сигнала	168
4.1. Вступление	168
4.2. Вопросы проектирования	168
4.3. Моделирование прибора	169
4.4. Пассивные компоненты	176
4.5. Методология проектирования	180
4.5.1. Эталонные схемы	180

4.5.2. Проектирование с использованием приборов на тонких окислах	181
4.5.3. Проектирование с использованием приборов на толстом слое оксида	182
4.6. Низковольтные методы	184
4.6.1. Токовые зеркала	185
4.6.2. Входные каскады	186
4.6.3. Выходные каскады	188
4.6.4. Источник опорного напряжения на ширине запрещенной зоны	188
4.7. Процедуры проектирования	190
4.8. Защита от электростатического разряда	192
4.8.1. Проблемы нескольких источников питания	192
4.9. Защита от шума	194
4.9.1. Защитные (изолирующие) кольцевые структуры	194
4.9.2. Изолированные n-МОП-приборы	196
4.9.3. Сравнение эпитаксиального материала с объемным кремнием	197
4.10. Развязка	197
4.11. Разводка питания	201
4.12. Проблемы интеграции	202
4.12.1. Угловые области	202
4.12.2. Близлежащие схемы	203
4.13. Заключение	203
Литература	204
Глава 5. Разработка защиты от электростатического разряда	207
5.1. Введение	207
5.2. ЭСР-стандарты и модели	208
5.3. Проектирование защиты от ЭСР	208
5.3.1. Схема защиты от ЭСР	208
5.3.2. Синхронность включения устройств защиты от ЭСР	211
5.3.3. Имплантация защиты от ЭСР и блокировка силицида	212
5.3.4. Правила защиты от ЭСР	213
5.4. Проектирование низкеемкостной защиты от ЭСР для быстродействующих систем ввода/вывода	213
5.4.1. Защита от ЭСР для высокоскоростного ввода/вывода или аналоговых контактов	213
5.4.2. Низкеемкостная конструкция защиты от ЭСР	215
5.4.3. Расчеты входной емкости	218
5.4.4. Устойчивость к ЭСР	220
5.4.5. Проверка включения	221
5.5. Проектирование защиты от ЭСР для систем В/В на смешанном напряжении	225
5.5.1. Интерфейсы В/В в смешанном сигнале	225
5.5.2. Ожидания в защите от ЭСР для интерфейсов В/В смешанного сигнала	226
5.5.3. Устройство защиты от статического разряда для интерфейса В/В смешанного напряжения	227
5.5.4. Конструкция схемы защиты от ЭСР для В/В-интерфейса смешанного напряжения	230
5.5.5. ЭСР-надежность	233
5.5.6. Проверка включения	233
5.6. SCR-устройства для защиты от статического электричества	235
5.6.1. Механизм включения SCR-устройств	235
5.6.2. Устройства на основе SCR для однокристалльной КМОП-защиты от электростатических разрядов	236

5.6.3. Техника SCR-защелки	244
5.7. Заключение	246
Литература	247
Глава 6. Проектирование систем ввода/вывода (В/В)	253
6.1. Введение	253
6.2. Стандарты обмена данными	254
6.3. Передача сигнала	255
6.3.1. Несимметричные буферы	256
6.3.2. Дифференциальные буферы	257
6.4. Защита от ЭСР	260
6.5. Помехи переключения системы В/В	261
6.6. Оконечная (согласованная) нагрузка	265
6.7. Согласование импеданса	267
6.8. Предыскажение	268
6.9. Выравнивание	270
6.10. Заключение	271
Литература	272
Глава 7. ДОЗУ — DRAM	273
7.1. Введение	273
7.2. Основные особенности ДОЗУ	273
7.3. Масштабирование конденсатора	277
7.4. Масштабирование матричного транзистора	279
7.5. Масштабирование усилителя считывания	282
7.6. Заключение	285
Литература	285
Глава 8. Проблемы целостности сигнала в межсоединениях на кристалле	287
8.1. Введение	287
8.1.1. Показатели качества межсоединений	289
8.2. Выделение паразитных элементов в межсоединениях	291
8.2.1. Представление схемы межсоединений	292
8.2.2. Экстракция RC	295
8.2.3. Экстракция индуктивности	299
8.3. Анализ целостности сигнала	304
8.3.1. Модели формирователя межсоединений	304
8.3.2. Анализ межсоединений RC	306
8.3.3. Анализ RLC-межсоединений	310
8.3.4. Анализ помехоустойчивой синхронизации	314
8.4. Конструктивные решения для обеспечения целостности сигнала	316
8.4.1. Физические методы конструирования	317
8.4.2. Схемные технологии	322
8.5. Заключение	326
Литература	327
Глава 9. Проектирование сверхмаломощных схем	331
9.1. Введение	331
9.2. Методы снижения мощности на этапе проектирования	333
9.2.1. Системный и архитектурный уровни методов на этапе проектирования	333

9.2.2. Методы на схемном уровне проектирования	333
9.2.3. Методы на этапе проектирования запоминающих устройств	338
9.3. Методы снижения мощности на этапе исполнения	345
9.3.1. Системные и архитектурные методы на этапе исполнения	345
9.3.2. Методы этапа исполнения на схемном уровне	347
9.3.3. Методы, применяемые на этапе исполнения схем памяти	350
9.4. Технологические инновации энергосберегающего проектирования	354
9.4.1. Новые приборные технологии	354
9.4.2. Инновационные решения сборочной технологии	355
9.5. Перспективы проектирования сверхмаломощных приборов	356
9.5.1. Работа подпороговой схемы	356
9.5.2. Отказоустойчивое проектирование	357
9.5.3. Сравнение асинхронного и синхронного проектирования	357
9.5.4. Схемы подавления утечек, индуцированных затвором	358
Литература	359
Глава 10. Проектирование с учетом пригодности для массового производства	365
10.1. Введение	365
10.2. Сравнение оптимальных и субоптимальных топологий	366
10.3. Общее направление проектирования с учетом массового производства	372
10.4. Проектирование аналоговых схем с учетом пригодности для массового производства	373
10.5. Некоторые практические методы	375
10.6. Заключение	376
Литература	376
Глава 11. Проектирование с учетом вариаций	377
11.1. Влияние вариаций на будущее проектирование	377
11.1.1. Вариации параметров на этапе проектирования схем	377
11.1.2. Влияние на производительность схемы	379
11.2. Стратегии ослабления влияния вариаций	381
11.2.1. Стратегия распределения тактовой частоты для минимизации искажений	381
11.2.2. Методики проектирования СОЗУ, направленные на борьбу с вариациями	387
11.2.3. «Аналоговая» стратегия для снижения вариаций	397
11.2.4. Методы борьбы с разбросом параметров в цифровых схемах	405
11.3. Методология углового моделирования для КМОП-процессов с нанометровой проектной нормой	412
11.3.1. Необходимость в статистических моделях	413
11.3.2. Применение статистической модели	414
11.4. Новые свойства модели BSIM4	418
11.4.1. Имплантация областей Halo/Pocket	418
11.4.2. Утечки стока, индуцированные затвором и утечка прямого туннелирования	419
11.4.3. Проблемы моделирования	421
11.4.4. Характерные проблемы моделирования	421
11.4.5. Выводы по моделированию	421
11.5. Заключение	422
Литература	422
Предметный указатель	425